

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 0 月 9 日
Date of Application:

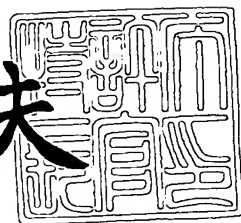
出 願 番 号 特 願 2 0 0 2 - 2 9 6 6 6 8
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 2 9 6 6 6 8]

出 願 人 株式会社半導体エネルギー研究所
Applicant(s):

2 0 0 3 年 8 月 4 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 6 2 1 1 2

【書類名】 特許願

【整理番号】 P006654

【提出日】 平成14年10月 9日

【あて先】 特許庁長官 太田 信一郎 殿

【発明者】

 【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

 【氏名】 山崎 舜平

【発明者】

 【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

 【氏名】 村上 雅一

【特許出願人】

 【識別番号】 000153878

 【氏名又は名称】 株式会社半導体エネルギー研究所

 【代表者】 山崎 舜平

【手数料の表示】

 【予納台帳番号】 002543

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書**【発明の名称】 発光装置の製造方法****【特許請求の範囲】****【請求項 1】**

基板を複数のブロックに区画し、さらに各ブロックを複数の発光領域に区画して製造する発光装置の製造方法であって、

第 1 の場所にて、

第 1 の基板上に発光領域および端子部を複数形成する第 1 段階と、

前記発光素子を第 2 の基板で封止する第 2 段階と、

複数の端子部のうち、一部の端子部と重なる第 2 の基板の一部を分断により除去して、一部の端子部を露呈させる第 3 段階と、

前記一部の端子部のみに対して電流を流して検査する第 4 段階と、

第 1 の場所から第 2 の場所に搬送する第 5 段階と、

第 2 の場所にて、

第 1 の基板および第 2 の基板を分断して各発光領域を分割する第 6 段階と、

一つの発光領域に接続されている端子部にFPCを貼り付ける第 7 段階と、

を有することを特徴とする発光装置の製造方法。

【請求項 2】

請求項 1 において、前記第 1 の基板には、 $n \times m$ 個 ($n > 1$ 、且つ、 $m > 1$) の発光領域が n 行 m 列に配置されていることを特徴とする発光装置の製造方法。

【請求項 3】

基板を複数のブロックに区画し、さらに各ブロックを複数の発光領域に区画して製造する発光装置の製造方法であって、

第 1 の場所にて、

第 1 の基板上に発光領域および端子部を複数形成する第 1 段階と、

前記発光素子を複数の第 2 の基板で封止する第 2 段階と、

前記第 1 の基板を分割する第 3 段階と、

複数の端子部のうち、一部の端子部と重なる第 2 の基板の一部を分断により除去して、一部の端子部を露呈させる第 4 段階と、

前記一部の端子部のみに対して電流を流して検査する第5段階と、
第1の場所から第2の場所に搬送する第6段階と、
第2の場所にて、
第1の基板および第2の基板を分断して各発光領域を分割する第7段階と、
一つの発光領域に接続されている端子部にFPCを貼り付ける第8段階と、
を有することを特徴とする発光装置の製造方法。

【請求項4】

請求項1乃至3のいずれか一において、前記発光領域には、複数の発光素子と複数のTF Tとが設けられていることを特徴とする発光装置の製造方法。

【請求項5】

請求項1乃至4のいずれか一において、前記第2の基板は前記第1の基板と同じサイズ、または前記第1の基板よりもサイズが小さいことを特徴とする発光装置の製造方法。

【請求項6】

請求項1乃至5のいずれか一において、前記発光装置は、ビデオカメラ、デジタルカメラ、ディスプレイ、カーナビゲーション、パーソナルコンピュータまたは携帯情報端末であることを特徴とする発光装置の製造方法。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、基板上に発光素子を有する発光装置を製造するための製造方法および製造システムに関する。特に、本発明は有機化合物を含む層を発光層とする発光装置の製造方法および製造システムに関する。

【0002】**【従来の技術】**

近年、発光型の素子としてEL素子を有した発光装置の研究が活発化しており、特に、EL材料として有機材料を用いた発光装置が注目されている。この発光装置は有機ELディスプレイ(OELD: Organic EL Display) 又は有機発光ダイオード(OLED: Organic Light Emitting Diode) とも呼ばれている。

【0003】

なお、EL素子は、電場を加えることで発生するルミネッセンス (Electro Luminescence) が得られる有機化合物を含む層 (以下、EL層と記す) と、陽極と、陰極とを有する。有機化合物におけるルミネッセンスには、一重項励起状態から基底状態に戻る際の発光 (蛍光) と三重項励起状態から基底状態に戻る際の発光 (リン光) とがあるが、本発明の成膜装置および成膜方法により作製される発光装置は、どちらの発光を用いた場合にも適用可能である。

【0004】

また、発光装置としては、互いに直交するように設けられた2種類のストライプ状電極の間にEL層を形成する方式 (単純マトリクス方式)、又はTFTに接続されマトリクス状に配列された画素電極と対向電極との間にEL層を形成する方式 (アクティブマトリクス方式) の2種類がある。

【0005】

EL素子は一対の電極間にEL層が挟まれた構造となっているが、EL層は通常、積層構造となっている。代表的には、コダック・イーストマン・カンパニーのTangらが提案した「正孔輸送層／発光層／電子輸送層」という積層構造が挙げられる。この構造は非常に発光効率が高く、現在、研究開発が進められている発光装置は殆どこの構造を採用している。

【0006】

また、他にも陽極上に正孔注入層／正孔輸送層／発光層／電子輸送層、または正孔注入層／正孔輸送層／発光層／電子輸送層／電子注入層の順に積層する構造も良い。発光層に対して蛍光性色素等をドーピングしても良い。また、これらの層は、全て低分子系の材料を用いて形成しても良いし、一部の層に高分子系の材料を用いて形成しても良い。

【0007】

発光装置は、液晶表示装置と異なり自発光型であるため視野角の問題がないという特徴がある。即ち、屋外に用いられるディスプレイとしては、液晶ディスプレイよりも適しており、様々な形での使用が提案されている。

【0008】

なお、液晶ディスプレイパネルの製造ラインでは、製造コストを低減するために基板のサイズも年々大型化する傾向にある。また、1枚の基板で製造する表示パネルの数（面取り数）も多くなってきている。

【0009】

【発明が解決しようとする課題】

基板上に画素TFTがマトリクス状に設けられたアクティブマトリクス型の液晶パネルの製造ラインにおいては、画素電極を形成した段階で検査を行い、非接触で画素電極を利用して容量を形成し、その容量値で画素TFTの不良を判別している。

【0010】

また、抜き取り検査を行う場合、抜き取った基板は検査後、最終的にパネル化されないため、1枚の基板における面取り数が多い場合、大幅な歩留まりの低減になる。

【0011】

また、検査用の回路または端子をTFTと同一基板上に設け、画素TFTの不良を判別する方法もあるが、余分なパターンが増え、複雑な回路配置となってしまう。

【0012】

検査を行った後、対向基板を貼り合わせ、液晶を注入し、FPCを貼りつけることで液晶パネルが完成し、出荷、もしくは引き続き組み立てを行って最終製品とする。

【0013】

また、FPCを貼り付けるまで、検査を一切行わない場合、除去すべき不良の表示パネルが大量に発生してしまう。

【0014】

以上の製造方法は、液晶表示パネルの製造方法であって、未だアクティブマトリクス型の発光表示装置の製造方法は確立していない。

【0015】

液晶表示パネルにおいては、画素電極上に配向膜を形成するため、画素電極を

形成した段階で検査を行っても問題はほとんどなかったが、アクティブマトリクス型の発光表示装置においては、画素電極上に極薄い膜厚の有機化合物を含む層を形成するため、画素電極を形成した段階で検査を行った場合、検査中に微小なゴミが画素電極に付着しただけで表示不良を生じる恐れがある。さらに、有機化合物を含む層は酸素や水分に弱いいため、即座に封止処理を行うことが望ましい。

【0016】

また、発光素子に使用される有機化合物は非常に高価であり、有機化合物を含む層を形成する蒸着法は、最初にルツボに入れたEL材料のうち、全体の3分の1から4分の1、またはそれ以下しか使用しないため、利用効率は非常に低い。

【0017】

本発明は、1枚の基板で製造する表示パネルの数（面取り数）を多くし、且つ、表示パネルを歩留まりよく大量生産する発光素子（有機化合物を含む層を発光層とする）を備えた表示パネルの製造方法を提供する。本発明の製造方法を実施することにより、最終製品の原価引き下げを図るものである。

【0018】

【課題を解決するための手段】

本発明は、TFTおよび発光素子を作製し、さらに封止までを行った後、TFTおよび発光素子の検査を行い、出荷（または異なる場所に搬送）し、出荷先で各々分断を行った後、FPCを貼り付ける。即ち、本発明は、封止まで検査を行わないことによりゴミの混入を防ぎ歩留まりを向上させる。なお、検査（発光検査および駆動検査）を行うのは一部のパネルのみとし、検査を行って異常のなかったパネルも最終製品まで組立てる。例えば、1枚の基板に2インチパネルを5行×8列配置させた場合、そのうちの1列（8個分のパネル）のみを検査する。検査する際には、封止基板を一部分断し、FPCの端子部を露呈させ、検査用の電極針または検査用のFPCが接触できるようにする。また、検査用のパッドは、後に貼り付けるFPCの端子部でよいいため、検査用の回路や端子は必要ないものとすることができる。即ち、本発明は、検査を行ったものも引き続き組立てを行い、最終製品とすることが可能となるため、歩留まりを向上させることができる。

【0019】

また、出荷する際、検査を行ったFPC端子部に接するよう帯電防止材が設けられたキャリアボックスにセットする。仮に、帯電防止が不十分であった場合、1枚の基板内で検査を行った一部（FPC接続端子が露呈している部分）が破壊してしまうかもしれないが、1枚の基板内においてその他の部分にある発光領域は封止基板で覆われており、保護されている。即ち、一つ一つの発光領域をばらばらに分割して出荷するのではなく、出荷する際には複数の発光領域を一体化させたままにしておき、出荷先で一つ一つの発光領域をばらばらに分割する。特に発光領域が小さいサイズ、例えば対角2インチの表示パネルである場合に搬送が便利となる。そして、出荷先で分割した後は、FPCを貼り付け、一つ一つ検査する。検査をパスした良品は、そのまま最終製品に組み込むことで発光装置を完成させる。

【0020】

本発明は、複数の発光領域が形成された基板を切り出してそれぞれFPCを貼り付けてから出荷するのではなく、切り出す前、即ち未完成な状態（半完成品とも呼べる）で出荷することを特徴としている。ただし、出荷する前には一部検査を行うことができる構成となっている。

【0021】

本明細書で開示する発明の構成は、図1にその一例を示すように、基板を複数のブロックに区画し、さらに各ブロックを複数の発光領域に区画して製造する発光装置の製造方法であって、

第1の場所にて、

第1の基板上に発光領域および端子部を複数形成する第1段階と、

前記発光素子を第2の基板で封止する第2段階と、

複数の端子部のうち、一部の端子部と重なる第2の基板の一部を分断により除去して、一部の端子部を露呈させる第3段階と、

前記一部の端子部のみに対して電流を流して検査する第4段階と、

第1の場所から第2の場所に搬送する第5段階と、

第2の場所にて、

第1の基板および第2の基板を分断して各発光領域を分割する第6段階と、
一つの発光領域に接続されている端子部にFPCを貼り付ける第7段階と、
を有することを特徴とする発光装置の製造方法である。

【0022】

また、上記構成において、前記第1の基板には、 $n \times m$ 個 ($n > 1$ 、且つ、 $m > 1$) の発光領域が n 行 m 列に配置されていることを特徴としている。

【0023】

また、他の発明の構成は、図2、図3にその一例を示すように、
基板を複数のブロックに区画し、さらに各ブロックを複数の発光領域に区画して
製造する発光装置の製造方法であって、

第1の場所にて、

第1の基板上に発光領域および端子部を複数形成する第1段階と、

前記発光素子を複数の第2の基板で封止する第2段階と、

前記第1の基板を分割する第3段階と、

複数の端子部のうち、一部の端子部と重なる第2の基板の一部を分断により除去して、一部の端子部を露呈させる第4段階と、

前記一部の端子部のみに対して電流を流して検査する第5段階と、

第1の場所から第2の場所に搬送する第6段階と、

第2の場所にて、

第1の基板および第2の基板を分断して各発光領域を分割する第7段階と、

一つの発光領域に接続されている端子部にFPCを貼り付ける第8段階と、

を有することを特徴とする発光装置の製造方法である。

【0024】

また、上記各構成において、前記発光領域には、複数の発光素子と複数のTF
Tとが設けられていることを特徴としている。

【0025】

また、上記各構成において、前記第2の基板は前記第1の基板と同じサイズ、
または前記第1の基板よりもサイズが小さいことを特徴としている。

【0026】

また、本明細書において、第1の場所（または第2の場所）とは、生産工場、或いは、生産会社を指している。なお、第1の場所は、第2の場所とは異なることが原則であるが、距離が離れていれば特に限定されず、例えば、同一会社内の異なる工場であってもよいし、例えば、第1の場所が子会社で、第2の場所が親会社であってもよい。

【0027】

なお、本明細書において、陰極と陽極との間に設けられる全ての層を総称してEL層という。したがって、上述した正孔注入層、正孔輸送層、発光層、電子輸送層及び電子注入層は、全てEL層に含まれる。

【0028】

また、本明細書において、EL素子とはEL材料ならびにこのEL材料にキャリアを注入するための有機材料もしくは無機材料を含む層（以下、EL層という）を二つの電極（陽極および陰極）で挟んだ構造からなる発光素子であり、陽極、陰極およびEL層からなるダイオードを指す。

【0029】

また、本発明は、有機化合物を含む層を有する発光デバイスであれば、アクティブマトリクス型の発光装置に限定されず、カラー表示パネルとなるパッシブマトリクス型の発光装置や、面光源または電飾用装置となるエリアカラーの発光装置に適用することができる。

【0030】

【発明の実施の形態】

本発明の実施形態について、以下に説明する。

【0031】

（実施の形態1）

多面取りでパネルを作製する本発明のフローの一例を図1に示す。

【0032】

本発明は、例えば、基板サイズが、320mm×400mm、370mm×470mm、550mm×650mm、600mm×720mm、680mm×880mm、1000mm×1200mm、1100mm×1250mm、115

0 mm×1300 mmのような大面積基板に対して、効率よく発光装置を作製できる方法を提供するものである。

【0033】

まず、絶縁表面を有する大面積基板上に公知の技術を用いてTFTを作製する。なお、マトリクス状にTFTが配置された基板をアクティブマトリクス基板と呼ぶ。

【0034】

このTFTを作製する途中で従来通り、抜き取り検査を行ってもよい。この抜き取り検査によって何らかのトラブルを発見した場合、トラブルに応じた処理を行えば、除去すべき不良の基板が大量に発生することを未然に防ぐことができ、最終製品の品質低下を防ぐことにも繋がる。基板上に設けられたTFT（pチャネル型TFTまたはnチャネル型TFT）は、発光するEL層に流れる電流を制御する素子であり、一つの画素には、他にもTFT（nチャネル型TFTまたはpチャネル型TFT）を一つ、または複数設ける。また、TFTからなる駆動回路も同一基板上に形成してもよい。

【0035】

次いで、一对の電極（陽極、陰極）間に有機化合物を含む膜（以下、「有機化合物層」と記す）を設け、一对の電極間に電界を加えることで、蛍光又は燐光が得られる発光素子を形成する。まず、陽極または陰極となる第1の電極を形成する。ここでは第1の電極として仕事関数の大きい透明導電膜（ITO（酸化インジウム酸化スズ合金）、酸化インジウム酸化亜鉛合金（ $\text{In}_2\text{O}_3\text{—ZnO}$ ）、酸化亜鉛（ ZnO ）等）を用い、陽極として機能させる例を示す。

【0036】

なお、TFTのソース電極またはドレイン電極をそのまま第1電極とする場合、またはソース領域またはドレイン領域に接して第1電極を別途形成する場合には、TFTとは第1電極を含める。

【0037】

次いで、第1電極（陽極）の両端には、第1電極の周縁を囲むように隔壁（バンク、障壁、土手などと呼ばれる）を形成する。カバレッジを良好なものとするた

め、隔壁の上端部または下端部に曲率を有する曲面が形成されるようにする。例えば、隔壁の材料としてポジ型の感光性アクリルを用いた場合、隔壁の上端部にみに曲率半径 ($0.2\ \mu\text{m} \sim 3\ \mu\text{m}$) を有する曲面を持たせることが好ましい。また、隔壁として、感光性の光によってエッチャントに不溶解性となるネガ型、或いは光によってエッチャントに溶解性となるポジ型のいずれも使用することができる。

【0038】

次いで、必要であれば、多孔質なスポンジ（代表的にはPVA（ポリビニルアルコール）製、ナイロン製）に界面活性剤（弱アルカリ性）を含ませ、陽極表面を擦って洗浄する。次いで、有機化合物を含む層を形成する直前に、TF T及び隔壁が設けられた基板全体の吸着水分を除去するための真空加熱を行う。さらに有機化合物を含む層を形成する直前に、第1電極に対して紫外線照射を行ってもよい。

【0039】

次いで、第1電極（陽極）上に、蒸着マスクを用いた蒸着法、またはインクジェット法によって有機化合物を含む層を選択的に形成する。有機化合物を含む層としては、高分子材料、低分子材料、無機材料、またはこれらを混合させた層、またはこれらを分散させた層、またはこれらの層を適宜組み合わせた積層とすればよい。

【0040】

さらに、有機化合物を含む層上には第2電極（陰極）を形成する。陰極としては、仕事関数の小さい材料（Al、Ag、Li、Ca、またはこれらの合金MgAg、MgIn、AlLi、CaF₂、またはCaN）を用いればよい。また、必要であれば、第2電極を覆ってスパッタ法または蒸着法により形成する保護層を形成する。保護層としてはスパッタ法またはCVD法により得られる窒化珪素膜、酸化珪素膜、酸化窒化珪素膜（SiNO膜（組成比N>O）またはSiON膜（組成比N<O））、炭素を主成分とする薄膜（例えばDLC膜、CN膜）を用いることができる。

【0041】

次いで、封止材となるガラス基板にシール材を所望のパターンに描画する。次いで、シールが描画された封止基板とアクティブマトリクス基板とを貼り合わせ、封止基板に設けられたシールパターンがアクティブマトリクス基板に設けられた発光領域を囲む位置になるように封止する。なお、パネルの信頼性を高めるには、隔壁形成後から封止までの工程は、大気にふれることなく処理を行うことが好ましい。

【0042】

なお、多面取りを行うため、1枚の基板には発光領域が複数設けられ、最終的には発光領域の数と同数個の表示パネルが得られる。また、封止基板は、アクティブマトリクス基板と同じサイズまたはそれより小さいサイズのものを何枚かに分けて貼り合わせてもよい。

【0043】

次いで、ダイヤモンドカッターなどによって、両基板の分断を行うためのスクライブラインを描画する。なお、後に行われる分断が良好となるようにシール材からなるダミーパターンを前もって形成することが好ましい。

【0044】

次いで、第1の分断を行い、封止基板の一部のみを切り離す。ここで切り離す部分は、後にFPCと貼り付ける端子部と重なる部分である。ただし、全ての発光領域に対してそれぞれ行うのではなく、一部の発光領域、例えば1列分のパネルに対して行い、2列目以降のパネルの端子部は封止基板と重なったままとする。

【0045】

次いで、封止基板の一部が除去され、露呈した端子部に電極針を接触させる、もしくはFPCを仮接着して発光領域に電流を流し、発光検査および駆動検査を行う。なお、基板に形成された発光領域の一部、例えば1列分のパネルのみが検査される。検査の結果が正常であった基板は、そのまま工程が続けられる一方、異常が発見された基板は破棄、もしくは不良解析のために使用される。

【0046】

次いで、検査の結果が正常であった基板を出荷、または搬送する。この段階で

は、1つ1つのパネル毎に分断していないため、搬送が便利である。なお、搬送の際には静電破壊が生じないようにすることが好ましく、前の工程で検査した端子部を帯電防止材などで保護することが望ましい。帯電防止材は簡単に除去可能な材料とすることが好ましい。

【0047】

次いで、出荷先、または搬送先で個別に分断を行う。なお、ここでスクライブを行った後、分断してもよいし、予め封止基板の貼り合わせ直後のスクライブ工程時に行っていてもよい。

【0048】

次いで、端子部にそれぞれFPCを貼りつける。次いで、FPCを貼り付けた後に再度検査（発光検査、駆動検査）を行う。なお、ここでの検査は全てのパネルに対して行うものである。

【0049】

以上の工程でFPCが接続された表示パネルが形成され、その後、適宜、電子機器に組み込むことによって最終製品を完成させる。

【0050】

本発明により、検査用の回路や端子を設けることなく、多面取りを行うことができる。また、本発明では、検査を行ったパネルも最終製品に組み込むことができるため、歩留まりが向上する。

【0051】

（実施の形態2）

ここでは、アクティブマトリクス基板より小さいサイズの封止基板を複数枚用意し、アクティブマトリクス基板に貼り合わせた例を示す。

【0052】

例えば、図2（A）にその一例を示すように、アクティブマトリクス基板201に対して、サイズがひと回り小さい4枚の封止基板を貼り付けてもよい。アクティブマトリクス基板201上にはシール材（図示しない）でそれぞれ囲まれた発光領域202が複数形成され、封止基板203で封止されている。図2（A）では、1枚のアクティブマトリクス基板（600mm×720mm）を4分割し、

それぞれに5行8列(40パネル)、即ち合計160パネル(対角2インチ)を製造することができる。また、ここではマトリクス状にパネルを配置した例を示したが、後に検査する一列は少なくとも端子部の位置を揃えれば、特に限定されず、様々なサイズのパネルを1枚の基板に設けてもよい。

【0053】

まず、4枚の封止基板を貼り合わせた後、1枚のアクティブマトリクス基板(600mm×720mm)を4分割する第1の分断を行う。(図2(A))

【0054】

次いで、端子部と重なる封止基板の一部を切り離す第2の分断を行う。(図2(B))なお、図2(B)は1枚のアクティブマトリクス基板を4分割したうちの一つの上面図を示しており、その断面図を図2(C)に示している。図2(C)中、204はシール材、205は端子部、206は切り取られた片、207はダミーシールである。第2の分断を行うためには、ダミーシール207を設けておいた方が分断しやすい。

【0055】

次いで、一部、ここでは一列目にある8個のパネルのみ検査を行う。図2(D)は検査時におけるパネルの状態上面図を示している。検査を行う際には図2(E)に示すように検査用の電極針208を端子部に接触させ、電極針に接続した電流源を備えた検査装置(図示しない)によって電流を流す。

【0056】

次いで、8個のパネルの端子部を帯電防止材209で覆い、出荷または搬送を行う。この時の上面図を図3(A)、断面図を図3(B)に示す。帯電防止材209としては、導電性の被膜、例えば界面活性剤系の塗料が塗布されたもの、塩化リチウムや塩化マグネシウムのような無機塩や、カルボン酸基やスルホン酸基を含む高分子電解質のようなイオン伝導性物質を合成樹脂やシリケートなどの造膜性物質に分散させてなる組成物を成膜したもの、または導電性ポリマーを用いればよい。

【0057】

次いで、第3の分断を行い、1つ1つのパネルに分断する。この時の上面図を

図3 (C)、断面図を図3 (D) に示す。なお、簡略化のため、図3 (C) では4パネル分しか図示していない。

【0058】

最後に端子部と電氣的に接続するように異方性導電材を用い、FPC210を貼り付けてパネルを完成させる。この時の上面図を図3 (E)、断面図を図3 (F) に示す。なお、簡略化のため、図3 (E) では1パネル分しか図示していない。

【0059】

(実施の形態3)

実施の形態1または実施の形態2では、パネルに帯電防止材を設け、出荷または搬送する例を示したが、ここでは、搬送または出荷の際に使用する基板のキャリアボックスに帯電防止材を設けた例を示す。

【0060】

図4 (A) にキャリアボックスの斜視図を示し、その上面図を図4 (B) に示す。キャリアボックスの側壁401に溝が設けられており、アクティブマトリクス基板400に設けられた端子部と接する箇所に帯電防止材402が設けてある。なお、帯電防止材402は、基板とキャリアボックスとの接触領域に配置される緩衝材の役目をも果たす。

【0061】

また、図4 (A) に示すキャリアボックスに上蓋を設けてもよい。

【0062】

図4 (A) に示すキャリアボックスを用いて出荷、または搬送することによって静電破壊を防止することができ、実施の形態2における工程（帯電防止材の形成、除去）を削減できる。

【0063】

また、図4 (C) に示すようにアクティブマトリクス基板に設けられた端子部がキャリアボックスの底部に位置するようにしてもよい。この場合、底部において、端子部と接する部分に帯電防止材を設けておけばよい。

【0064】

図4 (A) または図4 (C) に示すキャリアボックスにより、静電破壊や基板の破損なく搬送、保持および収納を実行することができる。

【0065】

また、本実施の形態は実施の形態1または実施の形態2と自由に組み合わせることができる。

【0066】

以上の構成でなる本発明について、以下に示す実施例をもってさらに詳細な説明を行うこととする。

【0067】

(実施例)

[実施例1]

本実施例では、1枚の基板(対角5インチ基板)で3行3列、合計9パネルを作製する例を図5に示す。

【0068】

まず、絶縁表面を有する基板上に、陽極と陰極とその間に挟まれた有機化合物を含む層とで構成される発光素子と、該発光素子に流す電流を制御するためのTFTとをそれぞれ設ける。複数の発光素子をマトリクス状に配置して1つの発光領域502を構成し、その発光領域502を複数設ける。また、外部回路と接続するための端子部505a、505bもTFTと同時に形成する。ここでは、複数の発光領域502および端子部を設けた基板をアクティブマトリクス基板501と呼ぶ。最終的には、この1つの発光領域が1パネルの表示領域となる。

【0069】

また、発光素子を封止するため、発光領域502の外縁周辺に発光領域502を囲むように設けられたシール材で封止基板を貼り付ける。封止基板としては、ガラス基板、または表面に封止膜がコートされたプラスチック基板を用いる。なお、分断が行われやすくなるように分断ライン503となる付近にダミーシールを形成してもよい。

【0070】

特に発光素子は酸素や水分に弱いため、大気にふれることなく、且つ、発光素

子の形成から封止基板で貼り合わせるまでの時間はできるだけ短縮することが好ましい。

【0071】

封止基板を貼り合わせた後、検査を行うために封止基板の一部のみを分断、除去する。分断する工程は、ダイヤモンドカッター等で分断ラインを描いた後、ブレイカーで圧力をかけることによって基板を分断ラインに沿って切断する。本実施例では、図5(A)に示すように、切り離された封止基板507を分離し、3パネル分の端子部505aを露呈させる。なお、それ以外の端子部505bは封止基板とアクティブマトリクス基板とで挟まれている。

【0072】

そして、露呈している端子部505aから電流を流して駆動状態、発光状態を検査する。端子部505aに電極針を接触させて検査してもよいし、自由に取り外し可能な接着材で検査用のFPCを貼りつけて検査してもよい。本実施例では、露呈している端子部505aに接続されているパネルは3つであり、この3つのみを検査する。全てを検査するのではないので検査に要する時間や手間を削減することができる。また、検査するための回路や端子を別途設ける必要がない。

【0073】

検査を行った後、良品であったものは出荷または搬送する。本実施例においては、9個のパネルが一体化したままの状態で行荷される。一体化されているため搬送が便利となる。また、搬送中において、端子部505bにおいては、封止基板と重なっているため、ゴミ等が付着することを防ぐこともできる。

【0074】

次いで、出荷先で分断を行い、それぞれFPC508を貼り合わせることによって図5(B)に示すようなパネルを複数作製する。本実施例では、検査を行った3つのパネルを含め、9個のパネルを完成させることができる。検査を行ったパネルをも完成品とするため、歩留まりが向上する。

【0075】

最後に、図5(B)に示すようなパネルを電子機器に組み込み、電子機器を完成させることができる。

【0076】

また、本実施例は実施の形態1乃至3のいずれか一と自由に組み合わせることができる。

【0077】

[実施例2]

本実施例では、1枚の基板で異なるサイズのパネルを作製する例を図6に示す。また、本実施例では、実施の形態2に示したような電極針を備えた検査装置でTFTを検査するのではなく、FPCを仮接着して電流源を備えた装置で検査する例を示す。

【0078】

図6(A)では、サイズの異なる2種類のパネルを作製する。小型のパネルを8個、中型のパネルを6個、合計14個のパネルを1枚の基板から作製する。なお、少なくとも検査するパネルを1列に配置すればよく、他の検査しないパネルの向きは特に限定されない。

【0079】

まず、実施の形態2と同様にして、アクティブマトリクス基板601上に発光領域602a、602bを形成し、シール材604で封止基板603を貼り合わせて封止する。この段階での上面図を図6(A)に示す。

【0080】

次いで、発光領域602aを検査するため、端子部605と重なる封止基板603の一部を除去するとともに、アクティブマトリクス基板の一部も除去する。この段階での断面図を図6(B)に示す。

【0081】

次いで、発光領域602aを検査する。この段階での上面図を図6(C)に示す。また、検査時の断面図を図6(D)に示す。検査は、取り外し可能な導電性接着材でFPC(検査用FPC610)を貼り、さらにFPCと検査装置とを接続させて検査する。

【0082】

検査を行った後、良品であったものは、検査用FPCFPCを外して出荷する

。本実施例においては、14個のパネルが一体化したままの状態出荷される。

【0083】

次いで、出荷先で分断を行う。この時の上面図を図6(E)、断面図を図6(F)に示す。なお、簡略化のため、図6(E)では4パネル分しか図示していない。

そして、それぞれFPC611を貼り合わせることによって図6(G)に示すような異なるサイズのパネルを複数作製する。なお、断面図を図6(H)に示す。本実施例では、検査を行った8つのパネルを含め、14個のパネルを完成させることができる。検査を行ったパネルをも完成品とするため、歩留まりが向上する。

【0084】

最後に、パネルを電子機器に組み込み、電子機器を完成させることができる。

【0085】

また、本実施例は実施の形態1乃至3、実施例1のいずれか一と自由に組み合わせることができる。

【0086】

[実施例3]

本実施例では、絶縁表面を有する基板上に、有機化合物層を発光層とする発光素子を備えた発光装置(上面出射構造)を作製する例を図7に示す。

【0087】

なお、図7(A)は、発光装置を示す上面図、図7(B)は図7(A)をA-A'で切断した断面図である。点線で示された1101はソース信号線駆動回路、1102は画素部、1103はゲート信号線駆動回路である。また、1104は透明な封止基板、1105は第1のシール材であり、第1のシール材1105で囲まれた内側は、透明な第2のシール材1107で充填されている。なお、第1のシール材1105には基板間隔を保持するためのギャップ材が含有されている。

【0088】

なお、1108はソース信号線駆動回路1101及びゲート信号線駆動回路1

103に入力される信号を伝送するための配線であり、外部入力端子となるFPC（フレキシブルプリントサーキット）1109からビデオ信号やクロック信号を受け取る。なお、ここではFPCしか図示されていないが、このFPCにはプリント配線基盤（PWB）が取り付けられていても良い。

【0089】

次に、断面構造について図7（B）を用いて説明する。基板1110上には駆動回路及び画素部が形成されているが、ここでは、駆動回路としてソース信号線駆動回路1101と画素部1102が示されている。

【0090】

なお、ソース信号線駆動回路1101はnチャネル型TFT1123とpチャネル型TFT1124とを組み合わせたCMOS回路が形成される。また、駆動回路を形成するTFTは、公知のCMOS回路、PMOS回路もしくはNMOS回路で形成しても良い。また、本実施例では、基板上に駆動回路を形成したドライバ一体型を示すが、必ずしもその必要はなく、基板上ではなく外部に形成することもできる。また、ポリシリコン膜を活性層とするTFTの構造は特に限定されず、トップゲート型TFTであってもよいし、ボトムゲート型TFTであってもよい。

【0091】

また、画素部1102はスイッチング用TFT1111と、電流制御用TFT1112とそのドレインに電氣的に接続された第1の電極（陽極）1113を含む複数の画素により形成される。電流制御用TFT1112としてはnチャネル型TFTであってもよいし、pチャネル型TFTであってもよいが、陽極と接続させる場合、pチャネル型TFTとすることが好ましい。また、保持容量（図示しない）を適宜設けることが好ましい。なお、ここでは無数に配置された画素のうち、一つの画素の断面構造のみを示し、その一つの画素に2つのTFTを用いた例を示したが、3つ、またはそれ以上のTFTを適宜、用いてもよい。

【0092】

ここでは第1の電極1113がTFTのドレインと直接接している構成となっているため、第1の電極1113の下層はシリコンからなるドレインとオーミック

クコンタクトのとれる材料層とし、有機化合物を含む層と接する最上層を仕事関数の大きい材料層とすることが望ましい。例えば、窒化チタン膜とアルミニウムを主成分とする膜と窒化チタン膜との3層構造とすると、配線としての抵抗も低く、且つ、良好なオーミックコンタクトがとれ、且つ、陽極として機能させることができる。また、第1の電極1113は、窒化チタン膜、クロム膜、タンゲステン膜、Zn膜、Pt膜などの単層としてもよいし、3層以上の積層を用いてもよい。

【0093】

また、第1の電極（陽極）1113の両端には絶縁物（バンク、隔壁、障壁、土手などと呼ばれる）1114が形成される。絶縁物1114は有機樹脂膜もしくは珪素を含む絶縁膜で形成すれば良い。ここでは、絶縁物1114として、ポジ型の感光性アクリル樹脂膜を用いて図7に示す形状の絶縁物を形成する。

【0094】

カバレッジを良好なものとするため、絶縁物1114の上端部または下端部に曲率を有する曲面が形成されるようにする。例えば、絶縁物1114の材料としてポジ型の感光性アクリルを用いた場合、絶縁物1114の上端部のみに曲率半径（ $0.2\mu\text{m} \sim 3\mu\text{m}$ ）を有する曲面を持たせることが好ましい。また、絶縁物1114として、感光性の光によってエッチャントに不溶解性となるネガ型、或いは光によってエッチャントに溶解性となるポジ型のいずれも使用することができる。

【0095】

また、絶縁物1114を窒化アルミニウム膜、窒化酸化アルミニウム膜、炭素を主成分とする薄膜、または窒化珪素膜からなる保護膜で覆ってもよい。

【0096】

また、第1の電極（陽極）1113上には、蒸着マスクを用いた蒸着法、またはインクジェット法によって有機化合物を含む層1115を選択的に形成する。さらに、有機化合物を含む層1115上には第2の電極（陰極）1116が形成される。陰極としては、仕事関数の小さい材料（Al、Ag、Li、Ca、またはこれらの合金MgAg、MgIn、AlLi、CaF₂、またはCaN）を用

いればよい。ここでは、発光が透過するように、第2の電極（陰極）1116として、膜厚を薄くした金属薄膜と、透明導電膜（ITO（酸化インジウム酸化スズ合金）、酸化インジウム酸化亜鉛合金（ $\text{In}_2\text{O}_3\text{—ZnO}$ ）、酸化亜鉛（ ZnO ）等）との積層を用いる。こうして、第1の電極（陽極）1113、有機化合物を含む層1115、及び第2の電極（陰極）1116からなる発光素子1118が形成される。ここでは発光素子1118は白色発光とする例であるので着色層1131と遮光層（BM）1132からなるカラーフィルター（簡略化のため、ここではオーバーコート層は図示しない）を設けている。

【0097】

また、R、G、Bの発光が得られる有機化合物を含む層をそれぞれ選択的に形成すれば、カラーフィルターを用いなくともフルカラーの表示を得ることができる。

【0098】

また、発光素子1118を封止するために透明保護層1117を形成する。この透明保護層1117としては実施の形態1に示した透明保護積層とする。透明保護積層は、第1の無機絶縁膜と、応力緩和膜と、第2の無機絶縁膜との積層からなっている。第1の無機絶縁膜および第2の無機絶縁膜としては、スパッタ法またはCVD法により得られる窒化珪素膜、酸化珪素膜、酸化窒化珪素膜（ SiNO 膜（組成比 $\text{N} > \text{O}$ ）または SiON 膜（組成比 $\text{N} < \text{O}$ ））、炭素を主成分とする薄膜（例えばDLC膜、CN膜）を用いることができる。これらの無絶縁膜は水分に対して高いブロッキング効果を有しているが、膜厚が厚くなると膜応力が増大してピーリングや膜剥がれが生じやすい。しかし、第1の無機絶縁膜と第2の無機絶縁膜との間に応力緩和膜を挟むことで、応力を緩和するとともに水分を吸収することができる。また、成膜時に何らかの原因で第1の無機絶縁膜に微小な穴（ピンホールなど）が形成されたとしても、応力緩和膜で埋められ、さらにその上に第2の無機絶縁膜を設けることによって、水分や酸素に対して極めて高いブロッキング効果を有する。また、応力緩和膜としては、無機絶縁膜よりも応力が小さく、且つ、吸湿性を有する材料が好ましい。加えて、透光性を有する材料であることが望ましい。また、応力緩和膜としては、 $\alpha\text{—NPD}$ （4,4'-ビス-

[N-(ナフチル)-N-フェニル-アミノ]ビフェニル)、BCP (バソキュプロイン)、MTDATA (4,4',4''-トリス(N-3-メチルフェニル-N-フェニル-アミノ)トリフェニルアミン)、Alq₃ (トリス-8-キノリノラトアルミニウム錯体)などの有機化合物を含む材料膜を用いてもよく、これらの材料膜は、吸湿性を有し、膜厚が薄ければ、ほぼ透明である。また、MgO、SrO₂、SrOは吸湿性及び透光性を有し、蒸着法で薄膜を得ることができるため、応力緩和膜に用いることができる。本実施例では、シリコンターゲットを用い、窒素とアルゴンを含む雰囲気中で成膜した膜、即ち、水分やアルカリ金属などの不純物に対してブロッキング効果の高い窒化珪素膜を第1の無機絶縁膜または第2の無機絶縁膜として用い、応力緩和膜として蒸着法によりAlq₃の薄膜を用いる。また、透明保護積層に発光を通過させるため、透明保護積層のトータル膜厚は、可能な限り薄くすることが好ましい。

【0099】

また、発光素子1118を封止するために不活性気体雰囲気下で第1シール材1105、第2シール材1107により封止基板1104を貼り合わせる。なお、第1シール材1105、第2シール材1107としてはエポキシ系樹脂を用いるのが好ましい。また、第1シール材1105、第2シール材1107はできるだけ水分や酸素を透過しない材料であることが望ましい。

【0100】

また、本実施例では封止基板1104を構成する材料としてガラス基板や石英基板の他、FRP (Fiberglass-Reinforced Plastics)、PVF (ポリビニルフロライド)、マイラー、ポリエステルまたはアクリル等からなるプラスチック基板を用いることができる。また、第1シール材1105、第2シール材1107を用いて封止基板1104を接着した後、さらに側面(露呈面)を覆うように第3のシール材で封止することも可能である。

【0101】

以上のようにして発光素子を透明保護層1117、第1シール材1105、第2シール材1107に封入することにより、発光素子を外部から完全に遮断することができ、外部から水分や酸素といった有機化合物層の劣化を促す物質が侵入

することを防ぐことができる。従って、信頼性の高い発光装置を得ることができる。

【0102】

また、第1の電極1113として透明導電膜を用いれば両面発光型の発光装置を作製することができる。

【0103】

また、本実施例では陽極上に有機化合物を含む層を形成し、有機化合物を含む層上に透明電極である陰極を形成するという構造（以下、上面出射構造とよぶ）とした例を示したが、陽極上に有機化合物を含む層が形成され、有機化合物層上に陰極が形成される発光素子を有し、有機化合物を含む層において生じた発光を透明電極である陽極からTFTの方へ取り出す（以下、下面出射構造とよぶ）という構造としてもよい。

【0104】

ここで、下面出射構造の発光装置の一例を図8に示す。

【0105】

なお、図8（A）は、発光装置を示す上面図、図8（B）は図8（A）をA-A'で切断した断面図である。点線で示された1201はソース信号線駆動回路、1202は画素部、1203はゲート信号線駆動回路である。また、1204は封止基板、1205は密閉空間の間隔を保持するためのギャップ材が含有されているシール材であり、シール材1205で囲まれた内側は、不活性気体（代表的には窒素）で充填されている。シール材1205で囲まれた内側の空間は乾燥剤1207によって微量な水分が除去され、十分乾燥している。

【0106】

なお、1208はソース信号線駆動回路1201及びゲート信号線駆動回路1203に入力される信号を伝送するための配線であり、外部入力端子となるFPC（フレキシブルプリントサーキット）1209からビデオ信号やクロック信号を受け取る。

【0107】

次に、断面構造について図8（B）を用いて説明する。基板1210上には駆

動回路及び画素部が形成されているが、ここでは、駆動回路としてソース信号線駆動回路1201と画素部1202が示されている。なお、ソース信号線駆動回路1201はnチャネル型TFT1223とpチャネル型TFT1224とを組み合わせたCMOS回路が形成される。

【0108】

また、画素部1202はスイッチング用TFT1211と、電流制御用TFT1212とそのドレインに電氣的に接続された透明な導電膜からなる第1の電極(陽極)1213を含む複数の画素により形成される。

【0109】

ここでは第1の電極1213が接続電極と一部重なるように形成され、第1の電極1213はTFTのドレイン領域と接続電極を介して電氣的に接続している構成となっている。第1の電極1213は透明性を有し、且つ、仕事関数の大きい導電膜(ITO(酸化インジウム酸化スズ合金)、酸化インジウム酸化亜鉛合金($\text{In}_2\text{O}_3\text{—ZnO}$)、酸化亜鉛(ZnO)等)を用いることが望ましい。

【0110】

また、第1の電極(陽極)1213の両端には絶縁物(バンク、隔壁、障壁、土手などと呼ばれる)1214が形成される。カバレッジを良好なものとするため、絶縁物1214の上端部または下端部に曲率を有する曲面が形成されるようにする。また、絶縁物1214を窒化アルミニウム膜、窒化酸化アルミニウム膜、炭素を主成分とする薄膜、または窒化珪素膜からなる保護膜で覆ってもよい。

【0111】

また、第1の電極(陽極)1213上には、蒸着マスクを用いた蒸着法、またはインクジェット法によって有機化合物を含む層1215を選択的に形成する。さらに、有機化合物を含む層1215上には第2の電極(陰極)1216が形成される。陰極としては、仕事関数の小さい材料(Al 、 Ag 、 Li 、 Ca 、またはこれらの合金 MgAg 、 MgIn 、 AlLi 、 CaF_2 、または CaN)を用いればよい。こうして、第1の電極(陽極)1213、有機化合物を含む層1215、及び第2の電極(陰極)1216からなる発光素子1218が形成される。発光素子1218は、図8中に示した矢印方向に発光する。ここでは発光素子

1218はR、G、或いはBの単色発光が得られる発光素子の一つであり、R、G、Bの発光が得られる有機化合物を含む層をそれぞれ選択的に形成した3つの発光素子でフルカラーとする。

【0112】

また、発光素子1218を封止するために保護層1217を形成する。

【0113】

また、発光素子1218を封止するために不活性気体雰囲気下でシール材1205により封止基板1204を貼り合わせる。封止基板1204には予めサンドブラスト法などによって形成した凹部が形成されており、その凹部に乾燥剤1207を貼り付けている。なお、シール材1205としてはエポキシ系樹脂を用いるのが好ましい。また、シール材1205はできるだけ水分や酸素を透過しない材料であることが望ましい。

【0114】

また、本実施例では凹部を有する封止基板1204を構成する材料として金属基板、ガラス基板や石英基板の他、FRP (Fiberglass-Reinforced Plastics)、PVF (ポリビニルフロライド)、マイラー、ポリエステルまたはアクリル等からなるプラスチック基板を用いることができる。

【0115】

また、本実施例は実施の形態1乃至3、実施例1、実施例2のいずれか一と自由に組み合わせることができる。

【0116】

[実施例4]

本実施例では、一つの画素の断面構造、特に発光素子およびTF Tの接続、画素間に配置する隔壁の形状について説明する。

【0117】

図9 (A) 中、40は基板、41は隔壁(土手とも呼ばれる)、42は絶縁膜、43は第1の電極(陽極)、44は有機化合物を含む層、45は第2の電極(陰極) 46はTF Tである。

【0118】

TFT46において、46aはチャネル形成領域、46b、46cはソース領域またはドレイン領域、46dはゲート電極、46e、46fはソース電極またはドレイン電極である。ここではトップゲート型TFTを示しているが、特に限定されず、逆スタガ型TFTであってもよいし、順スタガ型TFTであってもよい。なお、46fは第1の電極43と一部接して重なることによりTFT46とを接続する電極である。

【0119】

また、図9(A)とは一部異なる断面構造を図9(B)に示す。

【0120】

図9(B)においては、第1の電極と電極との重なり方が図9(A)の構造と異なっており、第1の電極をパターニングした後、電極を一部重なるように形成することでTFTと接続させている。

【0121】

また、図9(A)とは一部異なる断面構造を図9(C)に示す。

【0122】

図9(C)においては、層間絶縁膜がさらに1層設けられており、第1の電極がコンタクトホールを介してTFTの電極と接続されている。

【0123】

また、隔壁41の断面形状としては、図9(D)に示すようにテーパ形状としてもよい。フォトリソグラフィ法を用いてレジストを露光した後、非感光性の有機樹脂や無機絶縁膜をエッチングすることによって得られる。

【0124】

また、ポジ型の感光性有機樹脂を用いれば、図9(E)に示すような形状、上端部に曲面を有する形状とすることができる。

【0125】

また、ネガ型の感光性樹脂を用いれば、図9(F)に示すような形状、上端部および下端部に曲面を有する形状とすることができる。

【0126】

また、本実施例は実施の形態1乃至3、実施例1乃至3のいずれか一と自由に

組み合わせることができる。

【0127】

[実施例5]

本発明を実施して様々なモジュール（アクティブマトリクス型ELモジュール、アクティブマトリクス型ECモジュール）を完成させることができる。即ち、本発明を実施することによって、それらを組み込んだ全ての電子機器が完成される。

。

【0128】

その様な電子機器としては、ビデオカメラ、デジタルカメラ、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、カーナビゲーション、プロジェクタ、カーステレオ、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図10、図11に示す。

【0129】

図10（A）はパーソナルコンピュータであり、本体2001、画像入力部2002、表示部2003、キーボード2004等を含む。

【0130】

図10（B）はビデオカメラであり、本体2101、表示部2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106等を含む。

【0131】

図10（C）はゲーム機器であり、本体2201、表示部2205等を含む。

【0132】

図10（D）はプログラムを記録した記録媒体（以下、記録媒体と呼ぶ）を用いるプレーヤーであり、本体2401、表示部2402、スピーカ部2403、記録媒体2404、操作スイッチ2405等を含む。なお、このプレーヤーは記録媒体としてDVD（Digital Versatile Disc）、CD等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。

【0133】

図10(E)はデジタルカメラであり、本体2501、表示部2502、接眼部2503、操作スイッチ2504、受像部(図示しない)等を含む。

【0134】

図11(A)は携帯電話であり、本体2901、音声出力部2902、音声入力部2903、表示部2904、操作スイッチ2905、アンテナ2906、画像入力部(CCD、イメージセンサ等)2907等を含む。

【0135】

図11(B)は携帯書籍(電子書籍)であり、本体3001、表示部3002、3003、記憶媒体3004、操作スイッチ3005、アンテナ3006等を含む。

【0136】

図11(C)はディスプレイであり、本体3101、支持台3102、表示部3103等を含む。

【0137】

ちなみに図11(C)に示すディスプレイは中小型または大型のもの、例えば5~20インチの画面サイズのものである。また、このようなサイズの表示部を形成するためには、基板の一辺が1mのものをを用い、多面取りを行って量産することが好ましい。

【0138】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器の作製方法に適用することが可能である。また、本実施例の電子機器は実施の形態1乃至3、実施例1乃至4のどのような組み合わせからなる構成を用いても実現することができる。

【0139】

[実施例6]

実施例5において示した電子機器には、発光素子が封止された状態にあるパネルに、コントローラ、電源回路等を含むICが実装された状態にあるモジュールが搭載されている。モジュールとパネルは、共に発光装置の一形態に相当する。本実施例では、モジュールの具体的な構成について説明する。

【0140】

図12 (A) に、コントローラ1801及び電源回路1802がパネル1800に実装されたモジュールの外観図を示す。パネル1800には、発光素子が各画素に設けられた画素部1803と、前記画素部1803が有する画素を選択する走査線駆動回路1804と、選択された画素にビデオ信号を供給する信号線駆動回路1805とが設けられている。

【0141】

またプリント基板1806にはコントローラ1801、電源回路1802が設けられており、コントローラ1801または電源回路1802から出力された各種信号及び電源電圧は、FPC1807を介してパネル1800の画素部1803、走査線駆動回路1804、信号線駆動回路1805に供給される。

【0142】

プリント基板1806への電源電圧及び各種信号は、複数の入力端子が配置されたインターフェース (I/F) 部1808を介して供給される。

【0143】

なお、本実施例ではパネル1800にプリント基板1806がFPCを用いて実装されているが、必ずしもこの構成に限定されない。COG (Chip on Glass) 方式を用い、コントローラ1801、電源回路1802をパネル1800に直接実装させるようにしても良い。

【0144】

また、プリント基板1806において、引きまわしの配線間に形成される容量や配線自体が有する抵抗等によって、電源電圧や信号にノイズがのったり、信号の立ち上がりが鈍ったりすることがある。そこで、プリント基板1806にコンデンサ、バッファ等の各種素子を設けて、電源電圧や信号にノイズがのったり、信号の立ち上がりが鈍ったりするのを防ぐようにしても良い。

【0145】

図12 (B) に、プリント基板1806の構成をブロック図で示す。インターフェース1808に供給された各種信号と電源電圧は、コントローラ1801と、電源電圧1802に供給される。

【0146】

コントローラ1801は、A/Dコンバータ1809と、位相ロックドループ(PLL: Phase Locked Loop) 1810と、制御信号生成部1811と、SRAM(Static Random Access Memory) 1812、1813とを有している。なお本実施例ではSRAMを用いているが、SRAMの代わりに、SDRAMや、高速でデータの書き込みや読み出しが可能であるならばDRAM(Dynamic Random Access Memory) も用いることが可能である。

【0147】

インターフェース1808を介して供給されたビデオ信号は、A/Dコンバータ1809においてパラレル-シリアル変換され、R、G、Bの各色に対応するビデオ信号として制御信号生成部1811に入力される。また、インターフェース1808を介して供給された各種信号をもとに、A/Dコンバータ1809においてHsync信号、Vsync信号、クロック信号CLK、交流電圧(AC Cont) が生成され、制御信号生成部1811に入力される

【0148】

位相ロックドループ1810では、インターフェース1808を介して供給される各種信号の周波数と、制御信号生成部1811の動作周波数の位相とを合わせる機能を有している。制御信号生成部1811の動作周波数は、インターフェース1808を介して供給された各種信号の周波数と必ずしも同じではないが、互いに同期するように制御信号生成部1811の動作周波数を位相ロックドループ1810において調整する。

【0149】

制御信号生成部1811に入力されたビデオ信号は、一旦SRAM1812、1813に書き込まれ、保持される。制御信号生成部1811では、SRAM1812に保持されている全ビットのビデオ信号のうち、全画素に対応するビデオ信号を1ビット分づつ読み出し、パネル1800の信号線駆動回路1805に供給する。

【0150】

また制御信号生成部1811では、各ビット毎の、発光素子が発光する期間に

関する情報を、パネル 1800 の走査線駆動回路 1804 に供給する。

【0151】

また電源回路 1802 は所定の電源電圧を、パネル 1800 の信号線駆動回路 1805、走査線駆動回路 1804 及び画素部 1803 に供給する。

【0152】

次に電源回路 1802 の詳しい構成について、図 13 を用いて説明する。本実施例の電源回路 1802 は、4 つのスイッチングレギュレータコントロール 1860 を用いたスイッチングレギュレータ 1854 と、シリーズレギュレータ 1855 とからなる。

【0153】

一般的にスイッチングレギュレータは、シリーズレギュレータに比べて小型、軽量であり、降圧だけでなく昇圧や正負反転することも可能である。一方シリーズレギュレータは、降圧のみに用いられるが、スイッチングレギュレータに比べて出力電圧の精度は良く、リップルやノイズはほとんど発生しない。本実施例の電源回路 1802 では、両者を組み合わせて用いる。

【0154】

図 13 に示すスイッチングレギュレータ 1854 は、スイッチングレギュレータコントロール (SWR) 1860 と、アテニュエーター (減衰器: ATT) 1861 と、トランス (T) 1862 と、インダクター (L) 1863 と、基準電源 (Vref) 1864 と、発振回路 (OSC) 1865、ダイオード 1866 と、バイポーラトランジスタ 1867 と、可変抵抗 1868 と、容量 1869 とを有している。

【0155】

スイッチングレギュレータ 1854 において外部の Li イオン電池 (3.6V) 等の電圧が変換されることで、陰極に与えられる電源電圧と、スイッチングレギュレータ 1854 に供給される電源電圧が生成される。

【0156】

またシリーズレギュレータ 1855 は、バンドギャップ回路 (BG) 1870 と、アンプ 1871 と、オペアンプ 1872 と、電流源 1873 と、可変抵抗 1

874と、バイポーラトランジスタ1875とを有し、スイッチングレギュレータ1854において生成された電源電圧が供給されている。

【0157】

シリーズレギュレータ1855では、スイッチングレギュレータ1854において生成された電源電圧を用い、バンドギャップ回路1870において生成された一定の電圧に基づいて、各色の発光素子の陽極に電流を供給するための配線（電流供給線）に与える直流の電源電圧を、生成する。

【0158】

なお電流源1873は、ビデオ信号の電流が画素に書き込まれる駆動方式の場合に用いる。この場合、電流源1873において生成された電流は、パネル1800の信号線駆動回路1805に供給される。なお、ビデオ信号の電圧が画素に書き込まれる駆動方式の場合には、電流源1873は必ずしも設ける必要はない。

【0159】

なお、スイッチングレギュレータ、OSC、アンプ、オペアンプは、TFTを用いて形成することが可能である。

【0160】

また、本実施例は実施の形態1乃至3、実施例1乃至5のいずれか一と自由に組みあわせることができる。

【0161】

[実施例7]

本実施例ではパッシブマトリクス型の発光装置（単純マトリクス型の発光装置とも呼ぶ）を作製する例を示す。

【0162】

まず、基板上にストライプ状に複数の第1配線をITOなどの材料（陽極となる材料）で形成する。次いで、レジストまたは感光性樹脂からなる隔壁を発光領域となる領域を囲んで形成する。次いで、蒸着法またはインクジェット法により、隔壁で囲まれた領域に有機化合物を含む層を形成する。フルカラー表示とする場合には、適宜、材料を選択して有機化合物を含む層を形成する。次いで、隔壁

および有機化合物を含む層上に、ITOからなる複数の第1配線と交差するようにストライプ状の複数の第2配線をAlまたはAl合金などの金属材料（陰極となる材料）で形成する。以上の工程で有機化合物を含む層を発光層とした発光素子を形成することができる。

【0163】

次いで、シール材で封止基板を貼り付ける、或いは第2配線上に保護膜を設けて封止する。

【0164】

次いで、実施の形態1と同様に、1枚の基板には複数の発光領域が設けられ、封止基板を貼り付けた後、封止基板の一部を除去して、一部のみ検査（発光検査）を行う。

【0165】

次いで、検査で良品であったものは出荷する。そして、出荷先でそれぞれ分断を行い、複数のパネルを作製する。本発明により、検査用の回路や端子を設けることなく、多面取りを行うことができる。また、本発明では、検査を行ったパネルも最終製品に組み込むことができるため、歩留まりが向上し、効率よくパネルを製造することができる。

【0166】

また、フルカラーの表示装置に限らず、単色カラーの発光装置、例えば、面光源、電飾用装置にも本発明を実施することができる。

【0167】

また、本実施例は実施の形態1乃至3、実施例1、実施例2、実施例5のいずれかと自由に組みあわせることができる。

【0168】

【発明の効果】

本発明により、検査用の回路や端子を設けることなく、多面取りを行うことができる。また、本発明では、検査を行ったパネルも最終製品に組み込むことができるため、歩留まりが向上し、効率よくパネルを製造することができる。

【図面の簡単な説明】

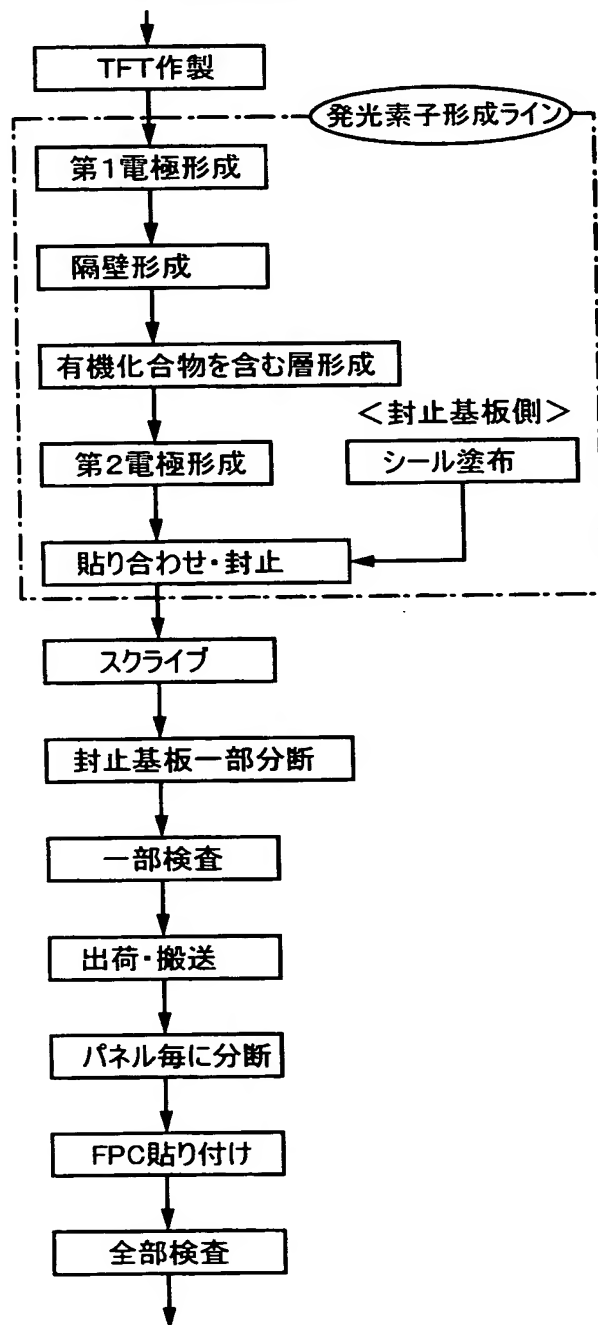
- 【図 1】 実施の形態 1 を示すフロー図である。
- 【図 2】 実施の形態 2 を示す図である。
- 【図 3】 実施の形態 2 を示す図である。
- 【図 4】 実施の形態 3 を示す図である。
- 【図 5】 実施例 1 を示す図である。
- 【図 6】 実施例 2 を示す図である。
- 【図 7】 発光装置を示す図である。（実施例 3）
- 【図 8】 発光装置を示す図である。（実施例 3）
- 【図 9】 T F T と第 1 の電極との接続、隔壁形状を説明する図である。（実施例 4）
- 【図 10】 電子機器の一例を示す図。（実施例 5）
- 【図 11】 電子機器の一例を示す図。（実施例 5）
- 【図 12】 モジュールを示す図である。（実施例 6）
- 【図 13】 ブロック図を示す図である。（実施例 6）

【書類名】

図面

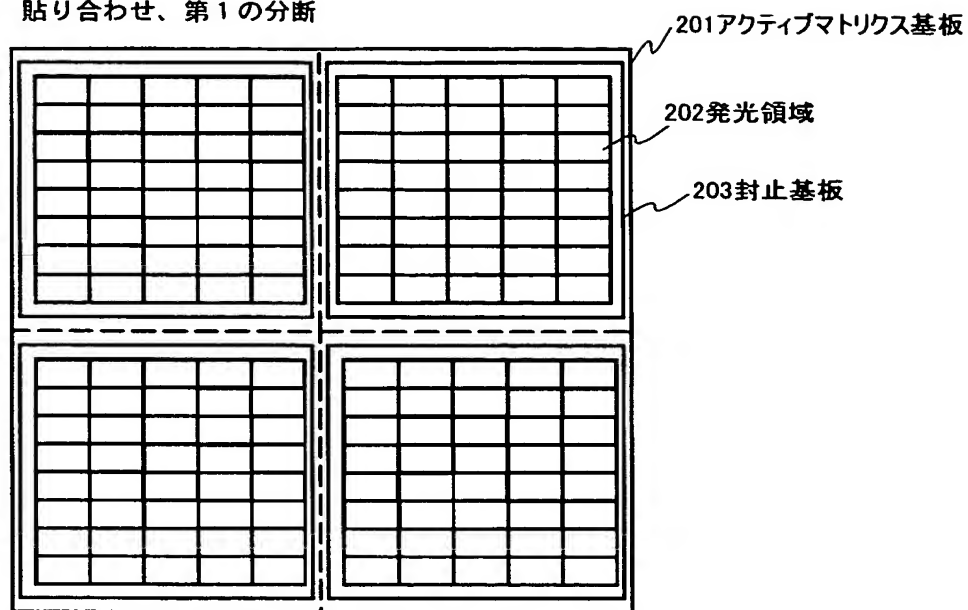
【図 1】

<アクティブマトリクス基板側>

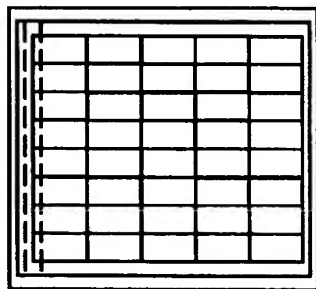


【図 2】

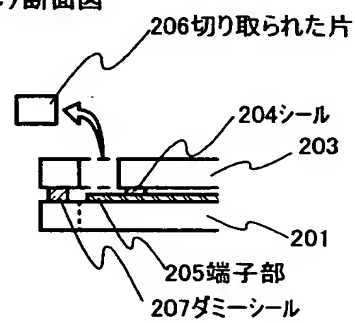
(A) 貼り合わせ、第 1 の分断



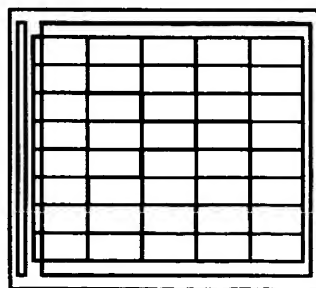
(B) 第 2 の分断 (上面図)



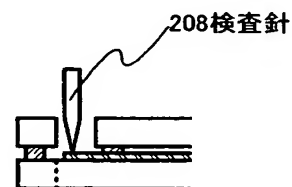
(C) 断面図



(D) 一部検査 (上面図)

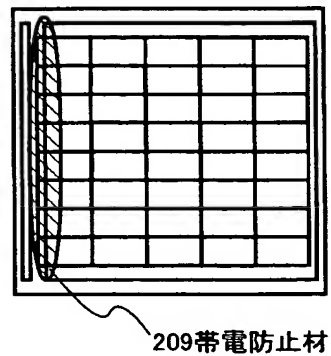


(E) 検査時の断面図

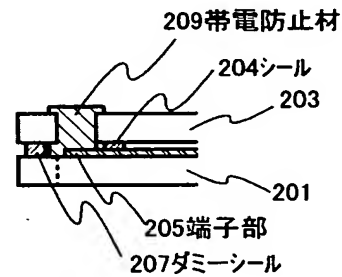


【図 3】

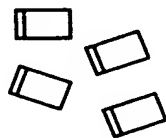
(A) 帯電防止、出荷



(B) 上面図



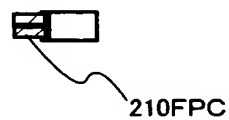
(C) 第 3 の分断 (上面図)



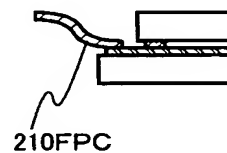
(D) 第 3 の分断 (断面図)



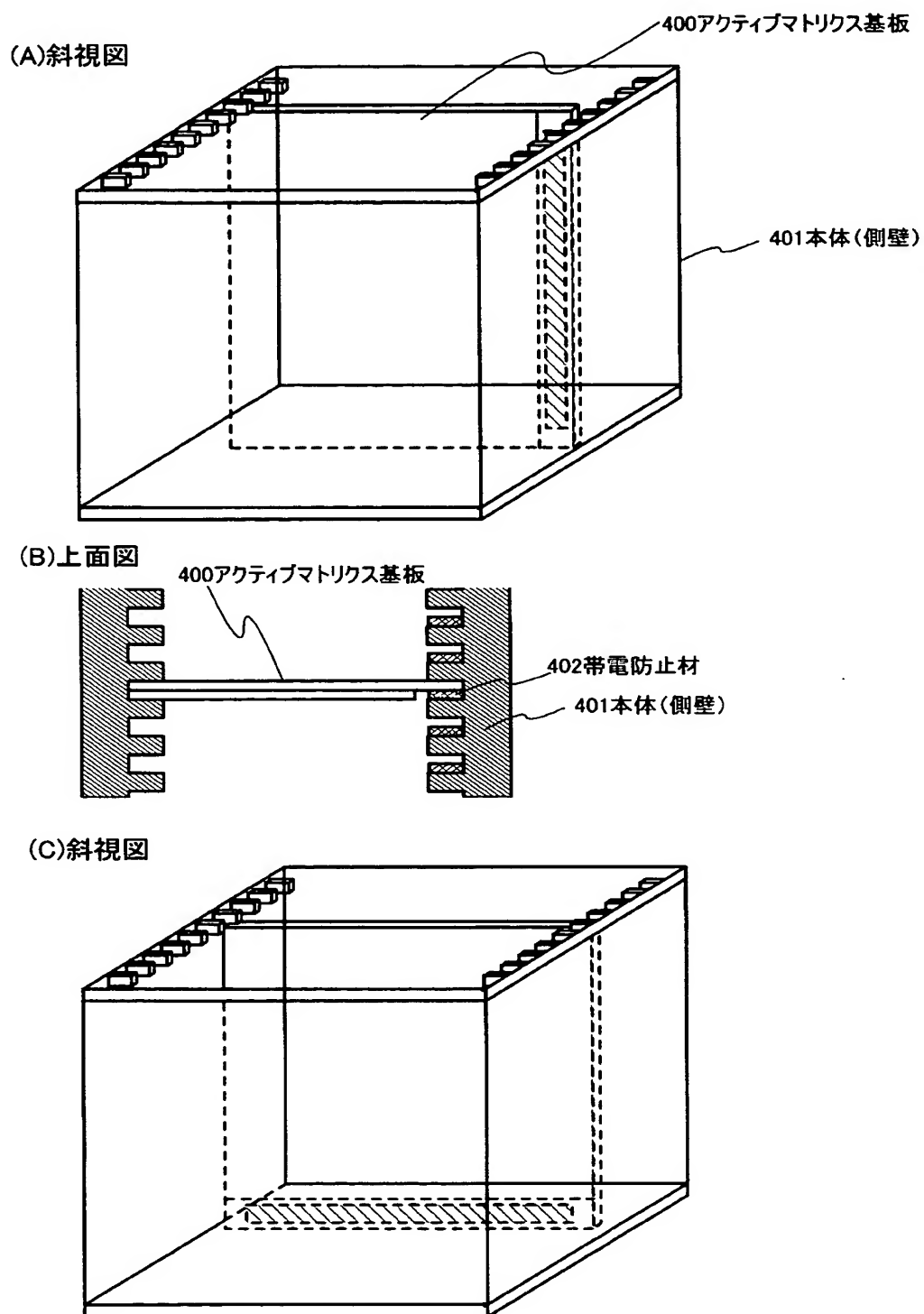
(E) FPC 貼りつけ (上面図)



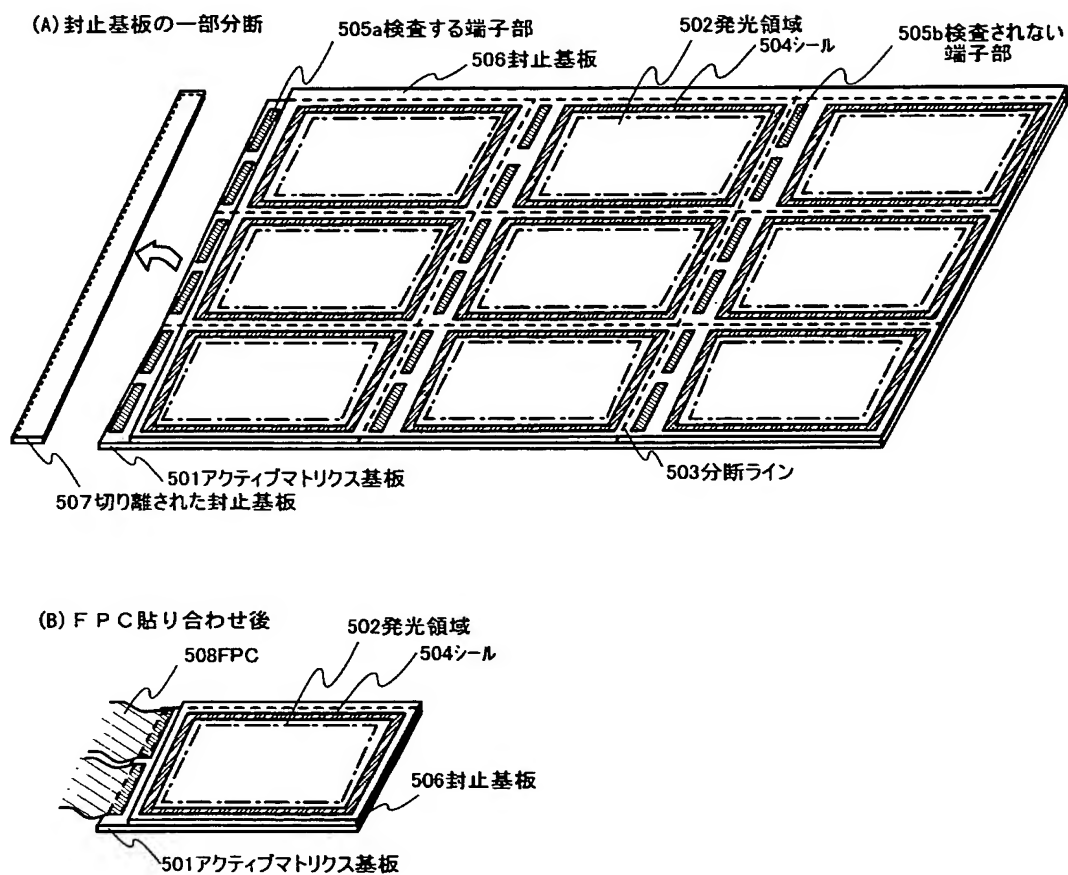
(F) 断面図



【図 4】

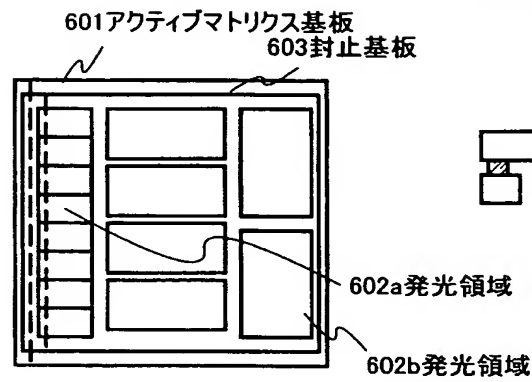


【図5】

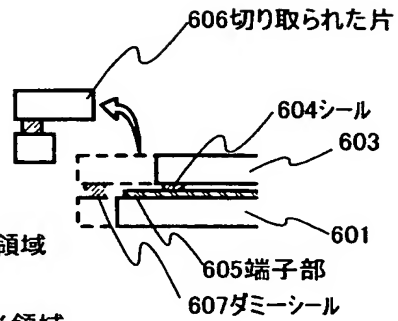


【図 6】

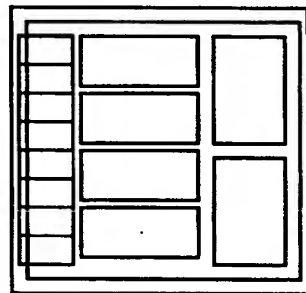
(A) 分断 (上面図)



(B) 断面図



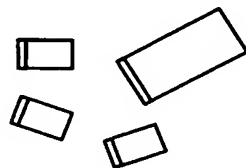
(C) 一部検査 (上面図)



(D) 検査時の断面図



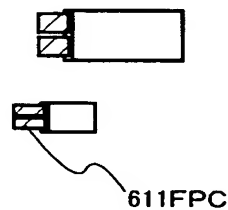
(E) 第3の分断 (上面図)



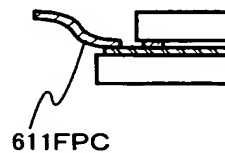
(F) 第3の分断 (断面図)



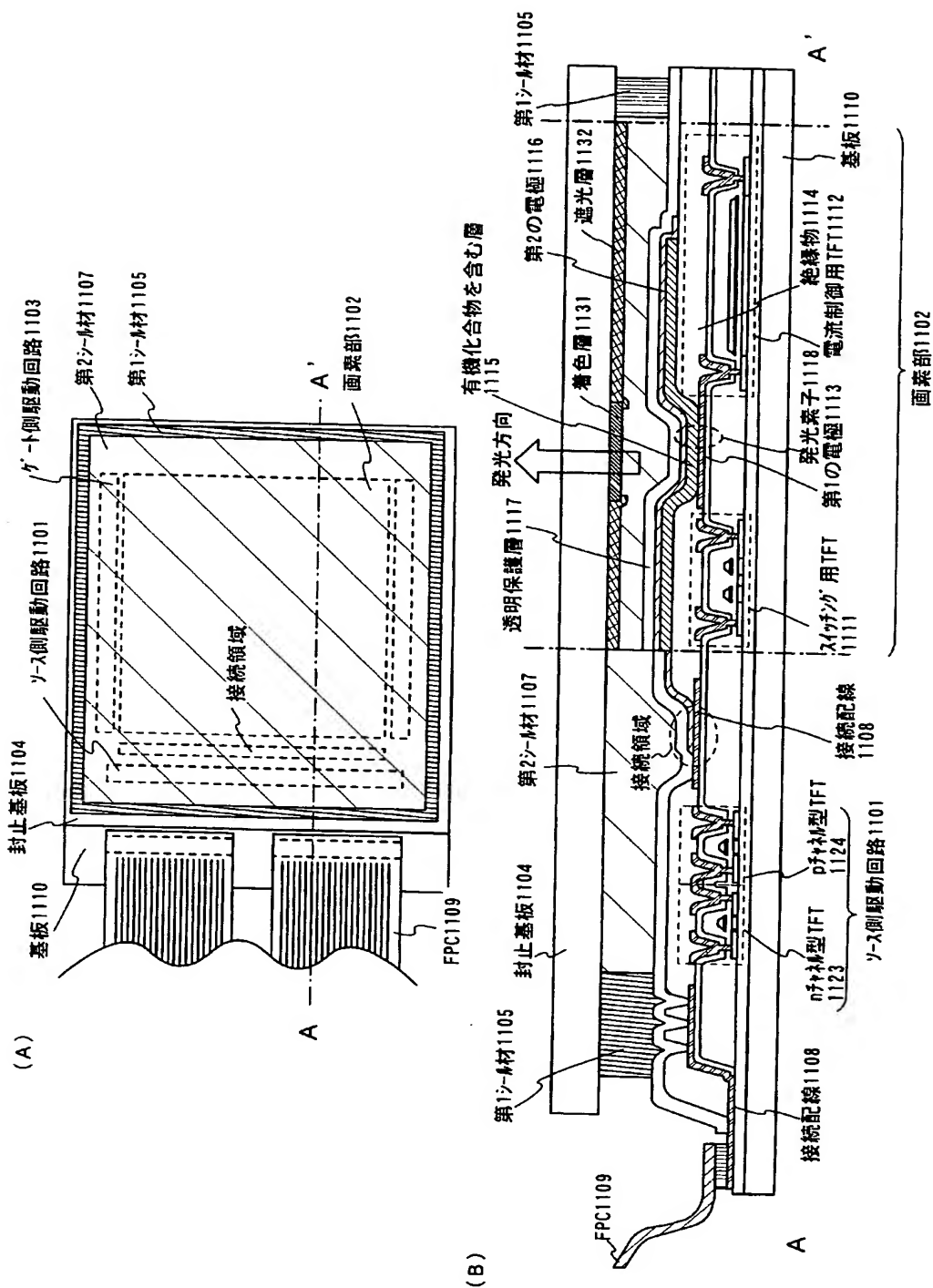
(G) FPC 貼りつけ (上面図)



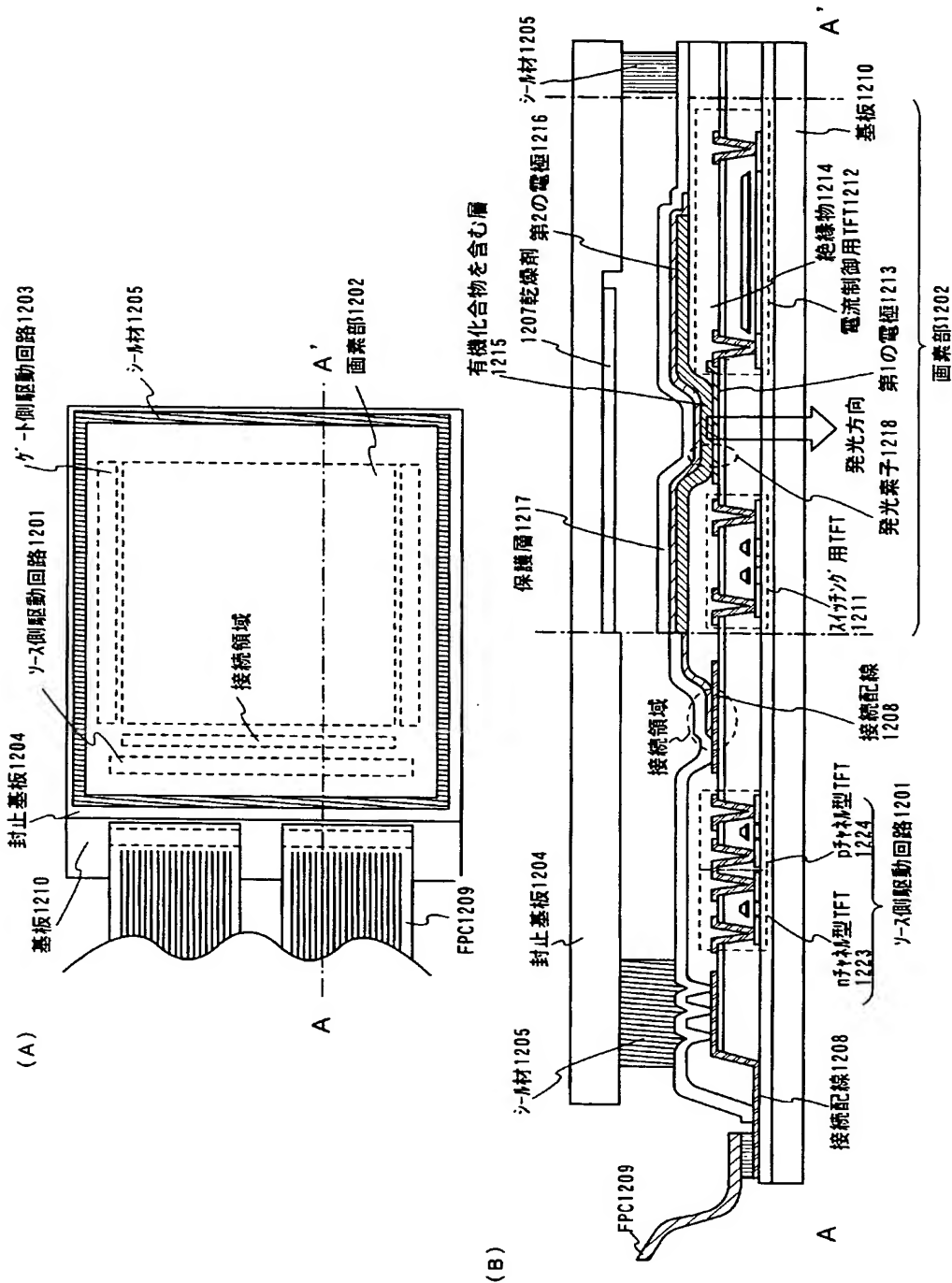
(H) 断面図



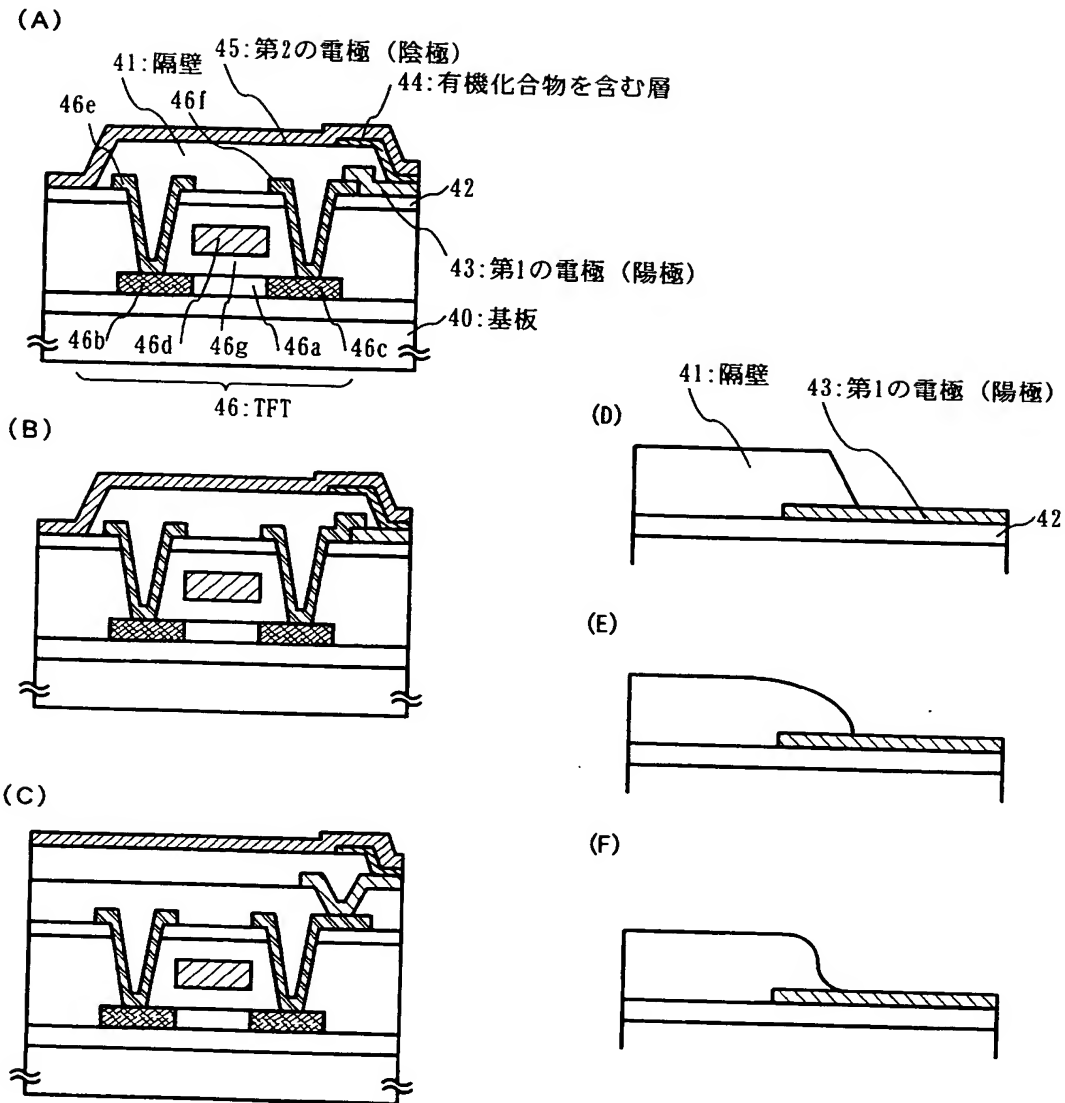
【図 7】



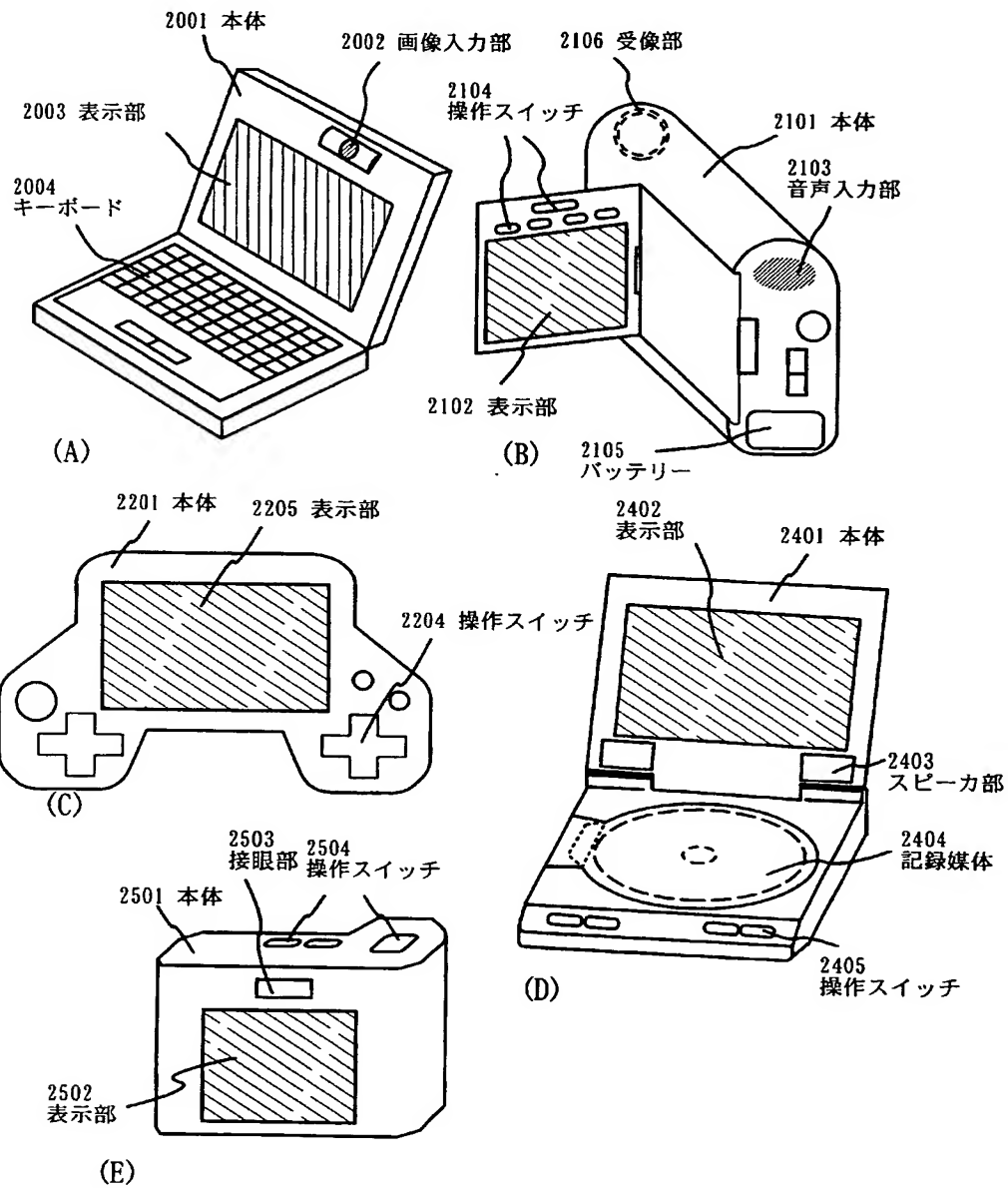
【図8】



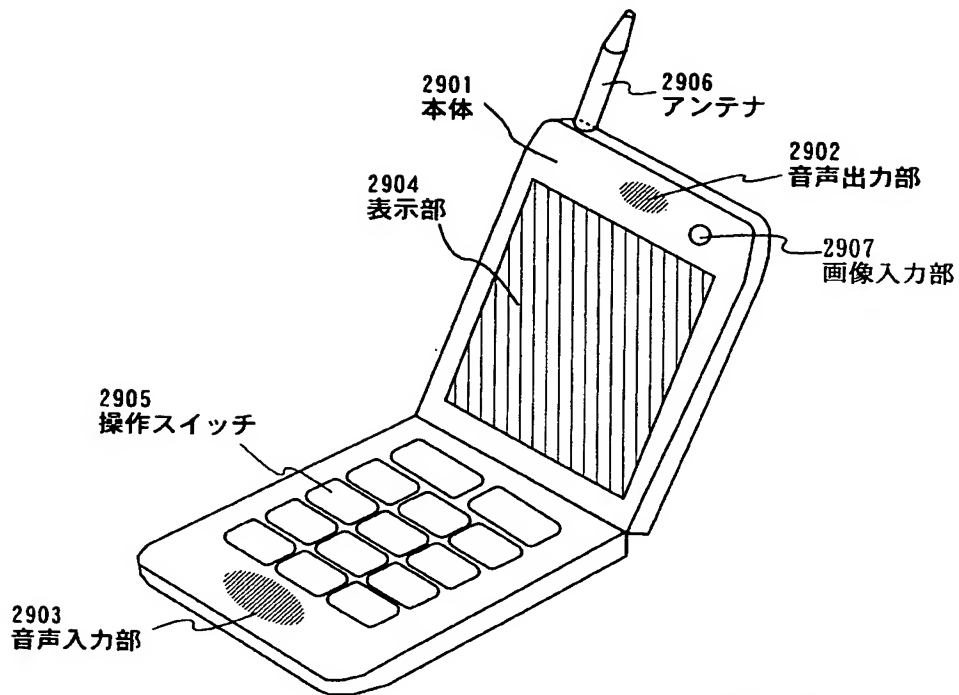
【図 9】



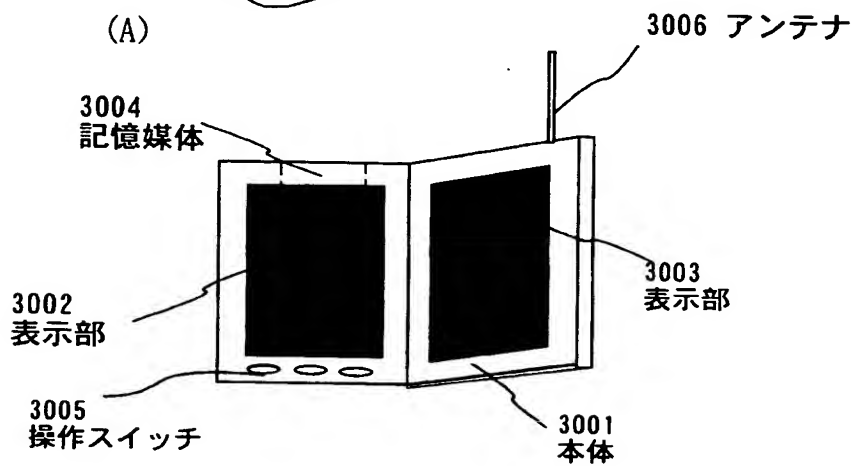
【図 10】



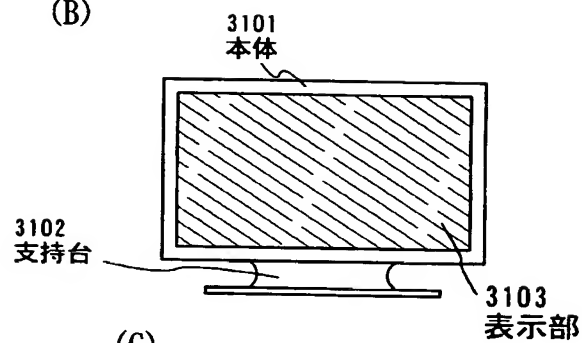
【図 11】



(A)



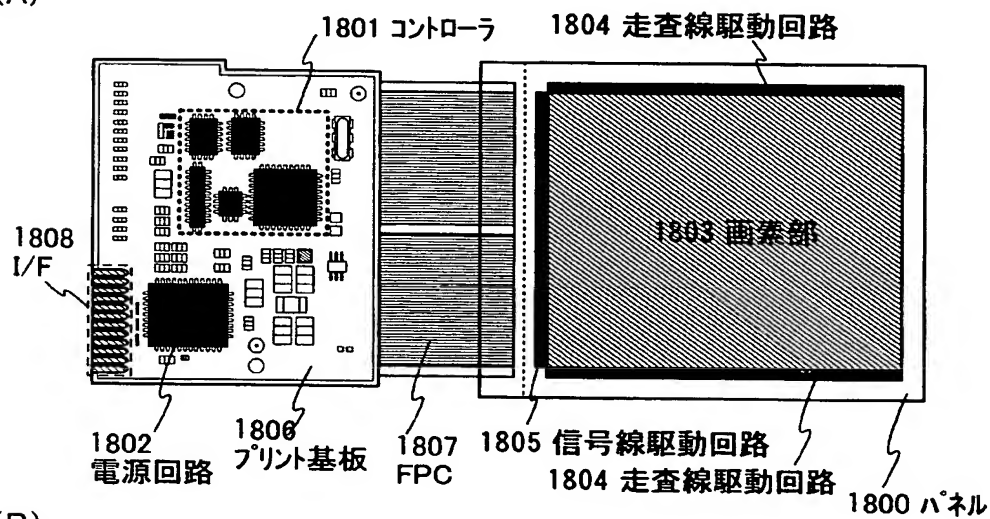
(B)



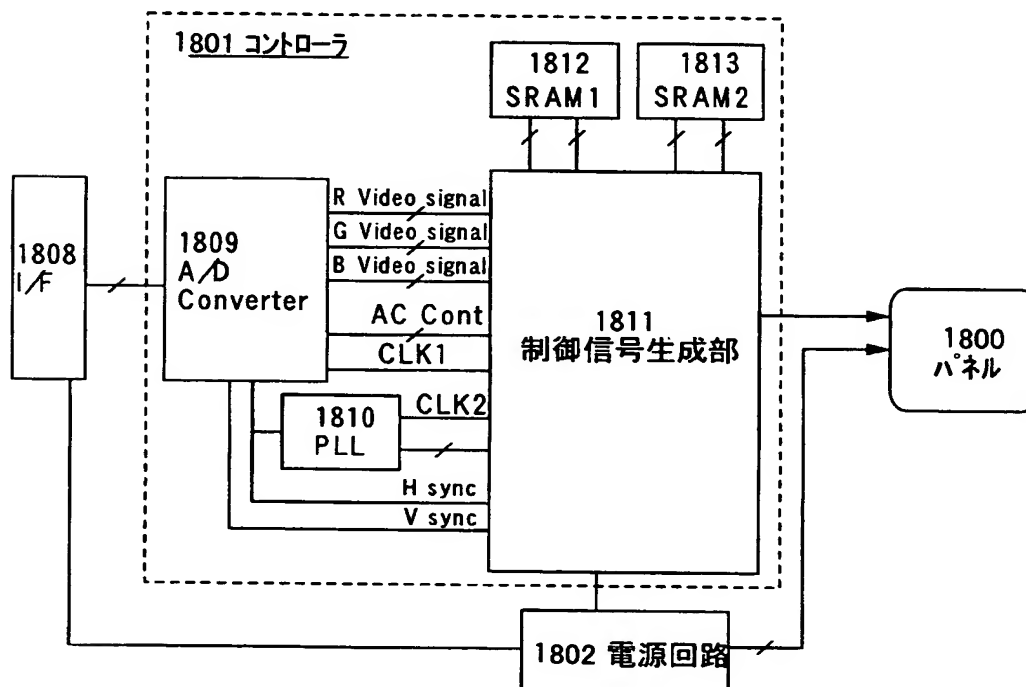
(C)

【図 12】

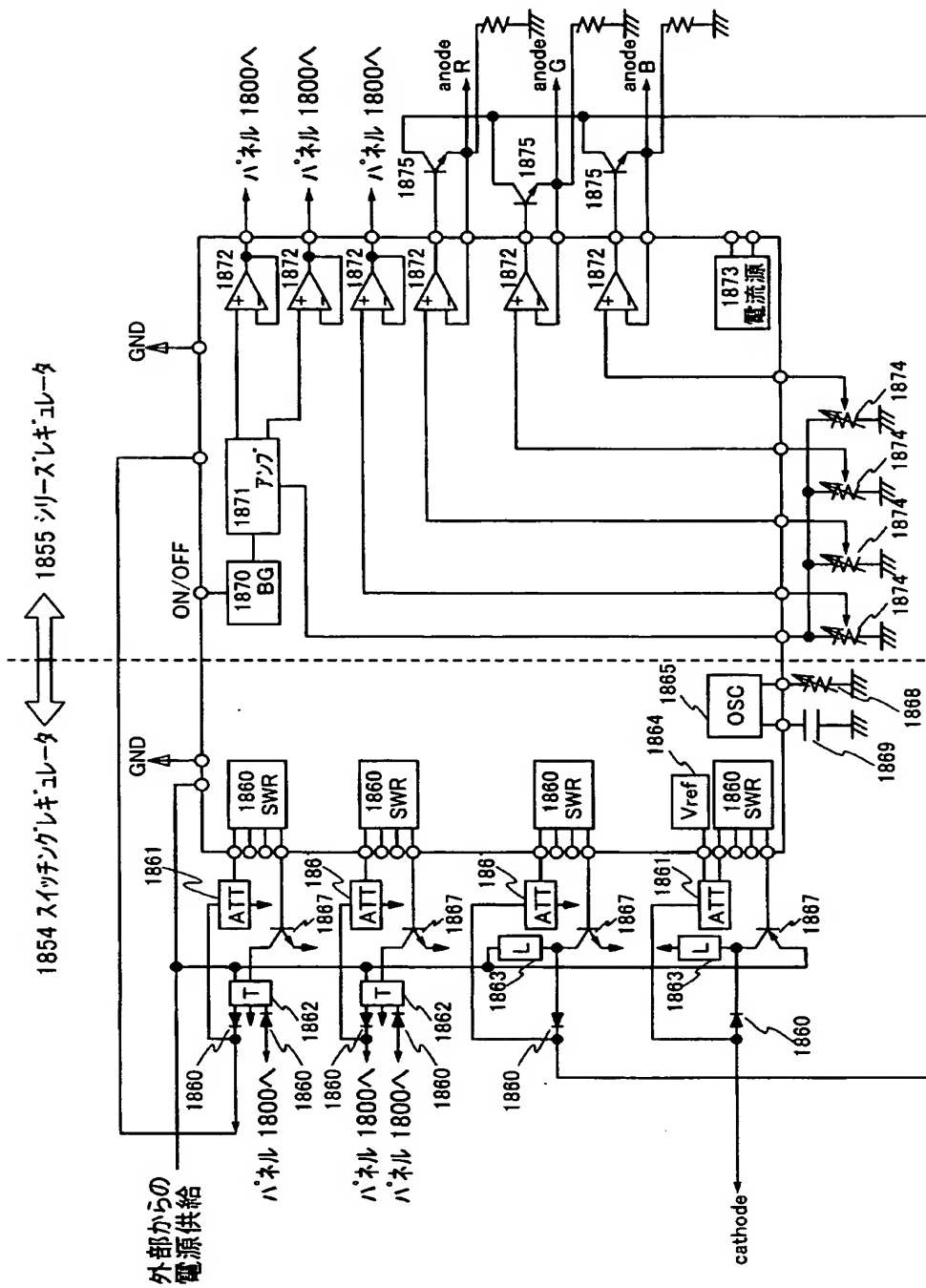
(A)



(B)



【図 13】



【書類名】 要約書

【要約】

【課題】 1枚の基板で製造する表示パネルの数（面取り数）を多くし、且つ、表示パネルを歩留まりよく大量生産する発光表示装置の製造方法を提供するものである。

【解決手段】

本発明は、複数の発光領域が形成された基板を切り出してそれぞれFPCを貼り付けてから出荷するのではなく、切り出す前、即ち未完成な状態（半完成品とも呼べる）で出荷することを特徴としている。ただし、出荷する前には一部検査を行うことができる構成となっている。

【選択図】 図1

特願 2 0 0 2 - 2 9 6 6 6 8

出 願 人 履 歴 情 報

識別番号

[0 0 0 1 5 3 8 7 8]

1. 変更年月日
[変更理由]

1 9 9 0 年 8 月 1 7 日
新規登録

住 所
氏 名

神奈川県厚木市長谷 3 9 8 番地
株式会社半導体エネルギー研究所